

基于 FPGA 实现传真图像处理算法的方法

刘 军¹, 龚云祥², 金 蕾²

(1 西安邮电大学 计算机学院, 陕西 西安 710121;

2 西安邮电大学 电子工程学院, 陕西 西安 710121)

摘 要: 为了更快速地实现对传真图像的预处理, 提出了以 FPGA 为平台的硬件传真图像处理算法. 应用 HDL 硬件描述语言设计并实现中值滤波, 边缘锐化, 像域分离等图像处理算法. 此外还提出了一种改进的快速中值滤波算法, 通过验证表明, 该算法不但加快了处理速度, 也节省了硬件资源.

关键词: FPGA; 传真图像处理; HDL; 中值滤波

中图分类号: TP335

文献标识码: A

文章编号: 1000-7180(2013)04-0079-04

Methods of Fax Image Processing Algorithm on FPGA

LIU Jun¹, GONG Yun-xiang², JIN Lei²

(1 School of Computer Science and Technology, Xi'an University of Posts and Telecommunications, Xi'an 710121, China; 2 School of Electronic Engineering, Xi'an University of Posts and Telecommunications, Xi'an 710121, China)

Abstract: To more quickly realize the facsimile image preprocessing, this paper presents the technique implementing the fax image hardware processing based on FPGA. To use HDL hardware description language to design and realize the median filtering, edge sharpening, image area separating and other image processing algorithms. The paper also proposes a improved fast median filtering algorithm along with the hardware implementation, through verified, the algorithm not only has, more fast processing speed but also save hardware resources.

Key words: FPGA; hardware fax image processing; HDL; median filtering algorithm

1 引言

随着微电子技术的高速发展, 数字图像处理技术已经深入我们的生活. 以往的图像处理多采用软件处理的方式, 由于处理算法的流程较多和算法的复杂性而不能满足实时性的要求, 本文提出利用 FPGA 可编程逻辑器件实现基于传真的图像处理^[1-2].

本文给出了运用 HDL 硬件描述语言, 设计图像处理以及驱动 LCD, 打印头, 扫描头和步进电机的 IP 核. 利用操控界面可对扫描的图文图像通过软件进行有选择、参数可变的中值滤波, 边缘锐化, 像域分离, 二值化等硬件处理^[3-4]. 通过和直接使用软件进行一系列处理进行比较, 可以很好的做出最优

的处理方案, 并且处理后的图像可以在 LCD 上显示和打印输出.

2 硬件图形处理模块

2.1 图像处理模块整体架构

图像处理模块是由硬件描述语言 VerilogHDL 描述, 仿真并综合生成硬件逻辑. 为了便于 Nios 的控制操作, 发挥 Altera 嵌入式系统的自定制优势, 我们将图像处理模块作为自定制外设挂接到 Avalon 总线上. 这样, Nios 就可以根据自己的需求对图像处理模块进行数据的输入输出、图像处理模式的选取及控制参数的灵活设置. 该模块主要有图像处理控制器和图像处理器构成.

收稿日期: 2012-07-20; **修回日期:** 2012-08-22

基金项目: 陕西省重大产业化项目(2008ZKC02-11)

2.2 图像处理控制器

图像处理控制器(如图1所示)主要有三个模块:图像处理控制模块、图像处理时钟模块和图像处理复位模块。

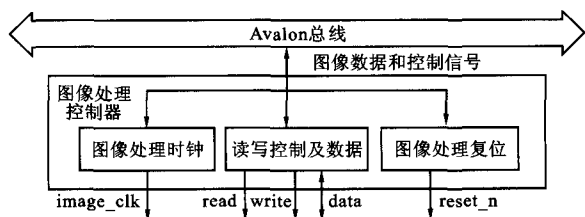


图1 图像处理控制器

图像处理控制模块主要功能是:协调图像处理模块与 Avalon 总线和 Nios 的关系,为 Nios 提供图像处理的控制寄存器、状态寄存器,便于 Nios 适时发出读写控制信号、读写图像数据,以及图像处理模式和参数的自定义。

图像处理器(如图2所示)主要由图像处理核心模块、输入输出缓存和串并转换等模块构成,主要实现对扫描的 256 级灰度信息的锐化滤波,边缘检测,像域分离,二值化等处理操作。

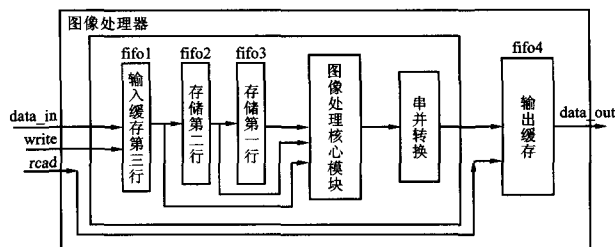


图2 图像处理器

主要处理流程如下:

首先,Nios 将要处理的图像数据,通过 Avalon 总线向自定义图像处理外设,按行发送。图像处理模块首先通过三个 fifo 分别缓存三行数据信息(每行 1728 的像素信息),从每个 fifo 的输出端串接两个寄存器,其中 M22 是所要待处理的数据,以 M22 为中心 3×3 像素区;在这个过程中,fifo3 的数据流入 fifo2,fifo2 的数据流入 fifo1,作为下一行处理的数据。当 fifo3 为空时,说明处理完一行数据,等待下一行数据的输入。如图3所示。

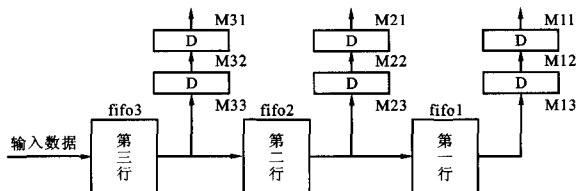


图3 图像处理模块

其次,以 M22 为中心 3×3 像素区 M11,M12,M13,M21,M22,M23,M31,M32,M33,数据输入图像处理核心模块进行处理。

最后:将处理完的数据串并转换后输入到输出缓存中,当输出缓存中存够 216 个 8 位数据后,一行处理结束,等待 Nios 读取。如此重复,完成整个操作对象的图像处理。

3 系统实现与结果

3.1 改进的快速中值滤波算法

经典中值滤波器不考虑像素是否被污染,无条件进行全局中值滤波处理。当像素处于物体边缘时,中值滤波处理后,该边缘变得模糊^[5]。因而,在中值滤波前需对图像边缘判决,对保存图像边缘起到很好效果。其算法步骤如下:

(1)判断该像素是否为边缘,边缘判断以 M22 为中心 3×3 像素区(M11,M12,M13,M21,M22,M23,M31,M32,M33),如表1所示。让 M22 与周围 8 个点做差取绝对值求和得 D,如果 $D > D_{reg}$,判定为边缘,否则,不是边缘。其中 D_{reg} 为门限参数,可以根据具体情况调节,一般取 50~200 合适。经处理的图片在抑制噪声和保存细节上都优于经典中值滤波法。

表1 3×3 像素区

	第一列	第二列	第三列
第一行	M11	M12	M13
第二行	M21	M22	M23
第三行	M31	M32	M33

(2)非边缘像素点,用快速中值滤波算法:

中值滤波的算法很多,但通常数据排序量较大,需要消耗大量时间,不利于图像处理的实时性。首先分别对窗口中的每一行计算最大值、中值、最小值,这样一共可以得到 9 个数值,分别包括 3 个最大值、3 个中值、3 个最小值:

第一行的最大值: $Max1 = \text{Max}[M11, M12, M13]$;

第一行的中值: $Med1 = \text{Med}[M11, M12, M13]$;

第一行的最小值: $Min1 = \text{Min}[M11, M12, M13]$;

依此类推:

$Max2 = \text{Max}[M21, M22, M23]$; $Med2 = \text{Med}[M21, M22, M23]$; $Min2 = \text{Min}[M21, M22, M23]$;

$Max3 = \text{Max}[M31, M32, M33]$; $Med3 = \text{Med}[M31, M32, M33]$; $Min3 = \text{Min}[M31, M32, M33]$;

式中,Max表示取最大值,Med表示取中值,Min表示取最小值。

不难判断,9个数值中,3个最大值中的最大值和3个最小值中的最小值一定是9个像素中的最大值和最小值;3个中值中的最大值至少大于5个像素;即本行中的最小值、其他2行的中值及最小值;而3个中值中的最小值至少小于5个像素;即本行中的最大值、其他2行的中值及最小值。最后,比较3个最大值中的最小值Min_of_Max,3个中值中的中值Med_of_Med,3个最小值中的最大值Max_of_Min,得到的中间值即为滤波的最后结果Med_of_nine。具体过程表示如下:

$$\text{Min_of_Max} = \text{Min}[\text{Max1}, \text{Max2}, \text{Max3}];$$

$$\text{Med_of_Med} = \text{Med}[\text{Med1}, \text{Med2}, \text{Med3}];$$

$$\text{Max_of_Min} = \text{Max}[\text{Min1}, \text{Min2}, \text{Min3}];$$

则最后滤波结果:

$$\text{Med_of_nine} = \text{Med}[\text{Min_of_Max}, \text{Med_of_Med}, \text{Max_of_Min}].$$

利用这种排序法的中值滤波运算仅需17次比较,与传统算法相比,比较次数减少了近2倍,且该算法十分适用于在FPGA上做并行处理,大大提高了滤波的速度。

改进的中值滤波,在对图像中值滤波前,先对物体边缘判决,消除经典中值滤波丢失部分图像缺点,并对图像噪声进行抑制。实验表明,该算法不但保存目标物体细节,且对噪声进行很好的抑制。

3.2 其它图像处理算法

在传真图像处理中,针对文字信息,利用固定阈值判决电平,可以得到非常理想的处理结果;而对于图片信息,简单的用固定阈值电平判决,将导致大量图片信息丢失。因此对于图片信息,如果用抖动技术,根据抖动矩阵的电平判决,可以得到比较理想的处理效果。但是,传真的文件可能既有文字,又有图片,单纯按固定阈值电平判决或抖动矩阵的电平判决,将导致图片或文字信息的丢失。如果在处理前,将文字和图片信息区分开,即像域分离,分别按固定阈值电平判决和抖动矩阵的电平判决,会得到理想的处理效果^[6-7]。

鉴于此,我们设计了图像处理的两种模式:纯文本处理、文字图片混合处理。其中文字图片混合处理分别给出不同的三种算法实现方式。另外,我们给出了亮度控制参数,门限控制参数(可以改变对比度的分布),用户可以自己根据实际情况自行调控。

下面是实验中获得文字图片信息,以此作为

传真图像处理算法的设计参考。

(1)原图如图4(a)所示。

(2)固定阈值判决:如图4(b)所示,图片信息严重丢失,但文字处理很好地保持了原始图片的信息。因此,固定阈值法非常适合传真中文字的处理。

(3)抖动矩阵判决:如图4(c)所示,抖动矩阵将文字模糊化,丢失一些文字的信息,不适合对文字处理,但图片在二值化的范围内,已经保留了主要的图像特征,实现了图片信息量的最大化。

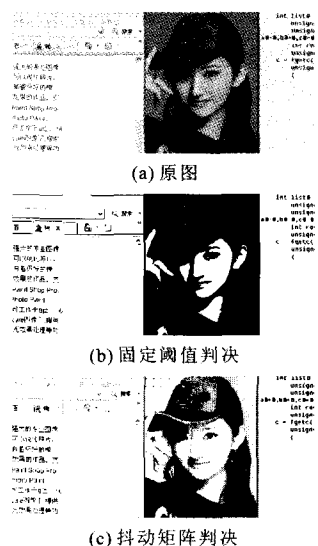


图4 图像处理结果

(4)像域分离:我们设计了多个图像处理算法,来实现文字图片处理的最佳平衡点。

算法一:我们首先把图像信息进行改进的快速中值滤波,然后再进行改进的SUSAN算法和Laplacian算子从水平和垂直方向进行边缘检测,根据合适的门限参数,判定边缘像素点和非边缘像素点,然后对边缘像素点,按原始数据保持,对非边缘的像素点利用高斯模板进行平滑、线性放大处理;最后,我们对边缘点进行固定阈值判决,突出边缘的像素点,对非边缘点进行抖动矩阵判决。原图经过处理后,如图5(a)所示,很好地平衡了文字和图片的处理效果,该图较原图,文字和图片都更加逼近;与算法二的处理结果相比,图片线条柔和。

算法二:在Sobel算子进行边缘检测的图像基础之上,通过对边缘的判断进行阈值的选取,对于边缘信息我们以 3×3 矩阵的均值作为阈值。对于非边缘的区域,同时存在文本和图像的区域阈值要进行重新的选取。通过公式

$$\text{threshold} = \text{dither} / (d + 1) - \text{average} / (d + 1) + \text{average}$$

(1)

其中 threshold 是新的阈值, dither 是抖动矩阵中相应的值, d 是处理像素和周围四个数值的差值绝对值之和, average 是 3×3 矩阵中的均值. d 较大时, 上式中 threshold 和 d 均值近似, 按照普通的判决方式进行处理, d = 0 时, threshold 和 dither 相同, 完全按照抖动矩阵处理. 在 threshold 基础上让 threshold 再加上固定的阈值, 采用抖动矩阵加固定阈值的方式进行处理. 经过测试, 我们选取固定的阈值为 30. 实验结果表明这种方式很好的滤除了底纹. 我们看到, 利用这种算法处理后, 对比度不强的文字和图像处理效果也很理想, 如图 5(b) 所示. 文字和边框保留最为完整, 与算法一相比, 图像边缘清晰分明, 与上图形成不同的处理风格.



图 5 图像处理结果

4 结束语

在嵌入式系统中采用软件设计不易满足外设时序的要求, 且对图像处理的速度比较慢, 而利用 FPGA 可以很好的实现外设严格的时序要求, 且省去了很多外围器件. 本系统很好的实现了以传真为代表的二值图像的预处理. 该处理模块也可以使用

在模式识别等相关的应用中.

使用硬件图像处理, 不仅提高了处理速度, 而且大大减轻了 CPU 的负担. 该系统中由硬件描述语言 VerilogHDL 描述生成的传真机主控制器及图像处理器, 完全可以应用于传真机主控芯片和图像处理芯片的研发中.

参考文献:

- [1] 刘直芳, 王运琼, 朱敏. 数字图像处理与分析[M]. 北京: 清华大学出版社, 2006.
- [2] 刘攀, 王红亮, 孟令军. 基于 FPGA 的数字图像采集存储系统的设计[J]. 电视技术, 2010, 34(6): 32—34.
- [3] 王德胜, 康令州. 基于 FPGA 的实时图像采集与预处理[J]. 器件与应用, 2011, 35(3): 32—35.
- [4] 雷明, 马游春. 基于 FPGA 的多通道图像采集存储系统设计[J]. 通信技术, 2010, 43(4): 204—207.
- [5] 李洋波, 赵不赓. 基于 FPGA 的图像中值滤波器的硬件实现[J]. 现代电子技术, 2008, 31(22): 99—101.
- [6] Zhou S M, Gan J Q. A new fuzzy relaxation algorithm for image enhancement [J]. International Journal of Knowledge—based and Intelligent Engineering Systems, 2006, 10(3): 181—192.
- [7] Zhou S M, Gan J Q, Xu L D, et al. Interactive image enhancement by fuzzy relaxation [J]. International Journal of Automation and Computing, 2007, 4(3): 229—235.

作者简介:

刘 军 男, (1961—), 硕士, 副教授. 研究方向为嵌入式系统与 designs.

龚云祥 男, (1988—), 工程师. 研究方向为微电子学.

金 蕾 女, (1970—), 硕士, 讲师. 研究方向为微电子学.